



(translation of the front page of the prior art document of
Japanese Patent Application No. 2000-334899)

PATENT OFFICE
JAPANESE GOVERNMENT

RECEIVED
MAR 14 2002
TECHNOLOGY CENTER 2800

This is to certify that the annexed is a true copy of the
following application as filed with this Office.

Date of Application: November 1, 2000
Application Number : Patent Application 2000-334899
Applicant(s) : Canon Kabushiki Kaisha

November 2, 2001
Commissioner,
Patent Office

Kouzo OIKAWA

Certification Number 2001-3096831



CFM 2405 US

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

RECEIVED
MAR 14 2002
TECHNOLOGY CENTER-2800

出 願 年 月 日
Date of Application:

2000年11月 1日

出 願 番 号
Application Number:

特願2000-334899

出 願 人
Applicant(s):

キャノン株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年11月 2日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3096831

【書類名】 特許願

【整理番号】 4302005

【提出日】 平成12年11月 1日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 15/70

【発明の名称】 撮像装置及び補正方法

【請求項の数】 28

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 塩見 泰彦

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 松本 俊郎

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100076428

 【弁理士】

 【氏名又は名称】 大塚 康德

 【電話番号】 03-5276-3241

【選任した代理人】

 【識別番号】 100101306

 【弁理士】

 【氏名又は名称】 丸山 幸雄

 【電話番号】 03-5276-3241

【選任した代理人】

【識別番号】 100115071

【弁理士】

【氏名又は名称】 大塚 康弘

【電話番号】 03-5276-3241

【手数料の表示】

【予納台帳番号】 003458

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001010

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置及び補正方法

【特許請求の範囲】

【請求項 1】 それぞれが入射光量に対応する電気信号を発生する画素を複数有する、複数の分割された撮像領域と、該複数の撮像領域毎に前記電気信号を出力する複数の出力部とを有する撮像手段と、

前記撮像領域への光路を開放・遮蔽可能なシャッタ手段と、

前記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する補正手段と

を有することを特徴とする撮像装置。

【請求項 2】 前記複数の撮像領域を跨ぐように、前記撮像手段の撮像領域の少なくとも一部分に投光する投光手段を有し、

前記補正手段は、前記シャッタ手段により光路を遮蔽した状態で、前記投光手段を投光することによる前記複数の撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正することを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】 前記補正手段は、前記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 1 の設定手段を有することを特徴とする請求項 1 又は請求項 2 に記載の撮像装置。

【請求項 4】 前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値の少なくともいずれか一方であることを特徴とする請求項 3 に記載の撮像装置。

【請求項 5】 前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値のリミット値であることを特徴とする請求項 3 に記載の撮像装置。

【請求項 6】 前記補正手段は、前記シャッタ手段により光路を開放した状

態で前記複数の撮像領域から出力された電気信号及び、前記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された信号に基づいて補正することを特徴とする請求項 1 乃至請求項 5 のいずれか 1 項に記載の撮像装置。

【請求項 7】 前記補正手段は、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 2 の設定手段を更に有することを特徴とする請求項 6 に記載の撮像装置。

【請求項 8】 前記補正手段は、前記第 2 の設定手段によるパラメータが所定範囲外の場合に、前記第 1 の設定手段によるパラメータを用いて、補正を行うことを特徴とする請求項 7 に記載の撮像装置。

【請求項 9】 前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値の少なくともいずれか一方であることを特徴とする請求項 7 または請求項 8 に記載の撮像装置。

【請求項 10】 前記シャッタ手段により光路を開放した状態で被写体像を撮影する本撮影モードと、前記シャッタ手段により光路を遮蔽した状態で撮影を行う予備撮影モードとを自動的に切り替える切り替え手段を有することを特徴とする請求項 1 乃至請求項 9 のいずれか 1 項に記載の撮像装置。

【請求項 11】 入射光量に対応する電気信号を発生する画素を複数有する撮像領域と、

前記撮像領域への光路を開放・遮蔽可能なシャッタ手段と、

前記撮像領域の少なくとも一部分に投光する投光手段と、

前記シャッタ手段により光路を遮蔽した状態で、前記投光手段を投光することによる前記撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記撮像領域から得られる電気信号を補正する補正手段と

を有することを特徴とする撮像装置。

【請求項 12】 前記補正手段は、前記シャッタ手段により光路を遮蔽した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 1 の設定手段と、前記シャッタ手段により光路を開放した状態で前記

撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 2 の設定手段とを有し、前記第 2 の設定手段によるパラメータが所定範囲外の場合に、前記第 1 の設定手段によるパラメータを用いて、補正を行うことを特徴とする請求項 1 1 に記載の撮像装置。

【請求項 1 3】 それぞれが入射光量に対応する電気信号を発生する画素を複数有する、複数に分割された撮像領域を有し、該複数の撮像領域毎に前記電気信号を出力する撮像手段から出力される電気信号間のレベル差を補正する補正方法であって、

前記撮像領域への光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する補正工程を有することを特徴とする補正方法。

【請求項 1 4】 前記補正工程では、前記撮像領域への光路を遮蔽した状態で、前記複数の撮像領域を跨ぐように、前記撮像手段の撮像領域の少なくとも一部分に投光し、前記複数の撮像領域から出力された電気信号に基づいて、光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正することを特徴とする請求項 1 3 に記載の補正方法。

【請求項 1 5】 前記補正工程は、光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 1 の設定工程を有することを特徴とする請求項 1 3 または請求項 1 4 に記載の補正方法。

【請求項 1 6】 前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値の少なくともいずれか一方であることを特徴とする請求項 1 5 に記載の補正方法。

【請求項 1 7】 前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値のリミット値であることを特徴とする請求項 1 5 に記載の補正方法。

【請求項 1 8】 前記補正工程では、前記撮像領域への光路を開放した状態で前記複数の撮像領域から出力された電気信号及び、前記撮像領域への光路を遮

蔽した状態で前記複数の撮像領域から出力された信号に基づいて補正することを特徴とする請求項13乃至請求項17のいずれか1項に記載の補正方法。

【請求項19】 前記補正工程は、前記撮像領域への光路を開放した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第2の設定工程を更に有することを特徴とする請求項17に記載の補正方法。

【請求項20】 前記補正工程では、前記第2の設定工程におけるパラメータが所定範囲外の場合に、前記第1の設定工程におけるパラメータを用いて、補正を行うことを特徴とする請求項19に記載の補正方法。

【請求項21】 前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値の少なくともいずれか一方であることを特徴とする請求項18または19に記載の補正方法。

【請求項22】 光路を開放した状態で被写体像を撮影する本撮影モードと、光路を遮蔽した状態で撮影を行う予備撮影モードとを自動的に切り替える工程を有することを特徴とする請求項13乃至請求項21のいずれか1項に記載の補正方法。

【請求項23】 入射光量に対応する電気信号を発生する画素を複数有する複数の分割された撮像領域を有し、前記撮像領域から出力される電気信号を補正する補正方法であって、

前記撮像領域への光路を遮蔽した状態で、前記撮像領域の少なくとも一部分に投光し、前記撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記撮像領域から得られる電気信号を補正する工程を有することを特徴とする補正方法。

【請求項24】 前記工程では、前記撮像領域への光路を遮蔽した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第1の設定工程と、前記撮像領域への光路を開放した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第2の設定工程とを含み、前記第2の設定工程によるパラメータが所定範囲外の場合に、前記第1の設定工程によるパラメータを用いて、補正を行うことを特徴とする請求項23

に記載の補正方法。

【請求項 25】 それぞれが入射光量に対応する電気信号を発生する画素を複数有する複数の分割された撮像領域を有し、該複数の撮像領域毎に前記電気信号を出力する撮像手段から出力される電気信号間のレベル差を補正するように制御するためのプログラムを記憶した記憶媒体であって、

前記撮像領域への光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正するように制御する補正コードを有することを特徴とする記憶媒体。

【請求項 26】 前記補正コードは、光路を遮蔽した状態で、前記複数の撮像領域を跨ぐように、前記撮像手段の撮像領域の少なくとも一部分に投光し、前記複数の撮像領域から出力された電気信号に基づいて、光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正するように制御することを特徴とする請求項 25 に記載の記憶媒体。

【請求項 27】 入射光量に対応する電気信号を発生する画素を複数有する複数の分割された撮像領域を有し、前記撮像領域から出力される電気信号を補正するように制御するプログラムを記憶した記憶媒体であって、

前記撮像領域への光路を遮蔽した状態で、前記撮像領域の少なくとも一部分に投光し、前記撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記撮像領域から得られる電気信号を補正するように制御するコードを有することを特徴とする記憶媒体。

【請求項 28】 前記コードは、前記撮像領域への光路を遮蔽した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 1 の設定コードと、前記撮像領域への光路を開放した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 2 の設定コードとを含み、前記第 2 の設定コードによるパラメータが所定範囲外の場合に、前記第 1 の設定コードによるパラメータを用いて、補正を行うことを特徴とする請求項 27 に記載の記憶媒体。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、撮像装置及びその制御方法、及び信号処理方法に関し、例えば、デジタルカメラなどの撮像装置内の撮像手段の撮像領域が複数の撮像領域に分割され、各領域毎にデータを読み出す構造になっている場合に、複数出力間の信号差を補正することのできる撮像装置及びその制御方法、及び信号処理方法に関するものである。

【 0 0 0 2 】

【従来の技術】

従来のデジタルスチルカメラの構成例を、図 1 2 を参照して説明する。

【 0 0 0 3 】

同図において、撮影者がカメラ操作スイッチ 2 0 1 (カメラのメインスイッチ、リリーススイッチ等で構成)を操作すると、カメラ操作スイッチ 2 0 1 の状態変化を全体制御 CPU 2 0 0 が検出し、その他の各回路ブロックへの電源供給を開始する。

【 0 0 0 4 】

撮影画面範囲内の被写体像は、主撮影光学系 2 0 2 及び 2 0 3 を通して撮像素子 2 0 4 上に結像し、アナログ電気信号に変換される。撮像素子 2 0 4 からのアナログ電気信号は、CDS/AGC回路 2 0 5 によりアナログ的に処理されて、所定の信号レベルに変換され、更に、各画素毎に順々に A/D 変換部 2 0 6 でデジタル信号に変換される。

【 0 0 0 5 】

なお、全体の駆動タイミングを決定するタイミングジェネレータ 2 0 8 からの信号に基いて、ドライバー回路 2 0 7 が撮像素子 2 0 4 の水平駆動並びに垂直駆動を所定制御することにより、撮像素子 2 0 4 は画像信号を出力する。

【 0 0 0 6 】

同様に、CDS/AGC回路 2 0 5、並びに A/D 変換部 2 0 6 も上記タイミングジェネレータ 2 0 8 からのタイミングに基づいて動作する。

【 0 0 0 7 】

209は全体制御CPU200からの信号に基づいて信号の選択を行うセクタであり、A/D変換部206からの出力は、セクタ209を介してメモリコントローラ215へ入力し、フレームメモリ216へ全ての信号出力が転送される。従って、この場合各撮影フレーム毎の画素データを、全てフレームメモリ216内に一旦記憶する為、連写撮影等の場合は、撮影された画像の画素データを全てフレームメモリ216へ書き込むことになる。

【0008】

フレームメモリ216への書き込み動作終了後は、メモリコントローラ215の制御により、画素データを記憶しているフレームメモリ216の内容を、セクタ209を介してカメラデジタル信号処理部(DSP)210へ転送する。このカメラDSP210では、フレームメモリ216に記憶されている各画像の各画素データを基にRGBの各色信号を生成する。

【0009】

通常撮影前の状態では、この生成されたRGBの各色信号をビデオメモリ211に定期的(各フレーム毎)に転送する事で、モニター表示部212によりファインダー表示等を行っている。

【0010】

一方、カメラ操作スイッチ201の操作により、撮影者が撮影(すなわち、画像の記録)を指示した場合には、全体制御CPU200からの制御信号によって、1フレーム分の各画素データをフレームメモリ216から読み出し、カメラDSP210で画像処理を行ってから一旦ワークメモリ213に記憶する。

【0011】

続いて、ワークメモリ213のデータを圧縮・伸張部214で所定の圧縮フォーマットに基いてデータ圧縮し、圧縮したデータを外部不揮発性メモリ217(通常フラッシュメモリ等の不揮発性メモリを使用)に記憶する。

【0012】

また、逆に撮影済みの画像データを観察する場合には、上記外部メモリ217に圧縮記憶されたデータを、圧縮・伸張部214を通して通常の画素毎のデータに伸張し、伸長した画素毎のデータをビデオメモリ211へ転送する事で、モニ

ター表示部 212 を通して撮影済み画像を観察する事ができる。

【0013】

この様に、通常のデジタルカメラでは、撮像素子 204 からの出力を、ほぼリアルタイムで信号処理回路を通して実際の画像データに変換し、その結果をメモリないしはモニター回路へ出力する構成となっている。

【0014】

一方、上記の様なデジタルカメラシステムに於いて、連写撮影等の能力を向上させる(例えば 10 駒/秒に近い能力を得る)為には、撮像素子からの読み出し速度を上げる事やフレームメモリ等への撮像素子データの書き込み速度を上げる等の撮像素子を含めたシステム的な改善が必要である。

【0015】

図 13 はその改善方法の一つとして、CCD 等の撮像素子である水平 CCD を 2 分割にしてそれぞれ信号を出力する 2 出力タイプのデバイスの構造を簡単に示したものである。

【0016】

図 13 の CCD では、フォトダイオード部 190 で発生した各画素毎の電荷がある所定のタイミングで一斉に垂直 CCD 191 へ転送し、次のタイミングで各ライン毎に垂直 CCD 191 の電荷を水平 CCD 192 及び 193 に転送する。

【0017】

図 13 に示す構成では、水平 CCD 192 は、転送クロック毎にその電荷を左側のアンプ 194 へ向かって転送し、又水平 CCD 193 は、転送クロック毎にその電荷を右側のアンプ 195 へ向かって転送する事から、この CCD の撮影画像データは画面の中央を境にして左右真二つに分割して読み出される事になる。

【0018】

通常、上記アンプ 194、195 は CCD デバイスの中に作り込まれるが、レイアウト的にはかなり離れた位置に来る為、両アンプ 194、195 の相対精度は必ずしも完全に一致するとは限らない。その為、アンプ後の出力を左右それぞれ別々の CDS/AGC 回路 196、198 を通した際に、外部調整手段 197

及び 1 9 9 によって調整する事で左右出力のマッチング性を確保する様にしている。

【 0 0 1 9 】

上記の他に、カメラの連写撮影能力を高めながら画像の解像力を向上させる方法としては、特開平 6 - 1 4 1 2 4 6 号公報に開示されているように、撮影画面を各領域毎に別々の撮像素子で撮影した後、各々の撮像素子出力を合成することで 1 枚の撮影画像を生成する方法が考えられる。

【 0 0 2 0 】

この方法の場合、各撮像素子が取り込む画像は、隣り合う撮像素子の画像とある程度重なりを持たせるように素子自体を配置しており、この重なり部分の出力を一致させるように画像処理を行うことで、複数画面を繋ぎ合わせた場合の繋ぎ目を目立たないように工夫している。

【 0 0 2 1 】

【発明が解決しようとする課題】

以上のように高速な読み出しが実現できる撮像素子として、2 つ以上の複数出力から同時に信号を読み出す方法は、今後のデジタルカメラをより銀塩カメラ（既に一眼レフタイプの銀塩カメラでは 8 駒/秒位のスペックの製品は実現されている）に近づける為には、必須の技術である。

【 0 0 2 2 】

しかしながら複数の出力系統を持つという事は、スピード的には有利になるものの、出力レベルのマッチング性という観点では、明らかに 1 出力系統しかないものに比べて不利になってしまう。

【 0 0 2 3 】

従来の CDS / AGC 回路部でのアナログ的な調整や、A / D 変換後の出力で両チャンネルを合わせ込むデジタル的な調整等、単なるマニュアル的な調整方法では、製造工程上でかなり合わせ込んだとしても、環境の変化によって、例えば VR 抵抗そのものの値も変わるものであり、CDS / AGC 回路の温度特性の傾向も完全に 2 つのものが一致する可能性は極めて低い。

【 0 0 2 4 】

通常この様な撮像素子の読み出し方法を行った場合、左右両出力の相対精度としては±1%を超えるようだと、画面上でその境界のアンバランスがはっきりと解ってしまう。

【0025】

また、特開平6-141246号公報に開示されている方法の場合には、複数画像間に重なりを持たせているため、その部分の相関さえ判別できれば全体画像としての均一性を容易に達成できるが、前述した図13のような構成を有する複数出力から同時読み出しを行う撮像素子を用いて撮影した場合には、原理上複数出力間で同じ撮影領域を撮影した画像データは含まれないので、従来の様な画像処理方法を採用することは難しい。

【0026】

本発明は、撮像装置内手段の撮像領域から出力される電気信号に対して、精度の高い補正を行うことを目的とする。

【0027】

【課題を解決するための手段】

上記目的を達成するために、本発明の撮像装置は、それぞれが入射光量に対応する電気信号を発生する画素を複数有する、複数に分割された撮像領域と、該複数の撮像領域毎に前記電気信号を出力する複数の出力部とを有する撮像手段と、前記撮像領域への光路を開放・遮蔽可能なシャッタ手段と、前記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する補正手段とを有する。

【0028】

また、それぞれが入射光量に対応する電気信号を発生する画素を複数有する、複数に分割された撮像領域を有し、該複数の撮像領域毎に前記電気信号を出力する撮像手段から出力される電気信号間のレベル差を補正する本発明の補正方法は、前記撮像領域への光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する補正工程を有する。

【 0 0 2 9 】

本発明の好適な一様態によれば、前記撮像装置は前記複数の撮像領域を跨ぐように、前記撮像手段の撮像領域の少なくとも一部分に投光する投光手段を有し、前記補正手段は、前記シャッタ手段により光路を遮蔽した状態で、前記投光手段を投光することによる前記複数の撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する。

【 0 0 3 0 】

また、前記補正工程では、前記撮像領域への光路を遮蔽した状態で、前記複数の撮像領域を跨ぐように、前記撮像手段の撮像領域の少なくとも一部分に投光し、前記複数の撮像領域から出力された電気信号に基づいて、光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する。

【 0 0 3 1 】

また、前記補正手段は、前記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第1の設定手段を有し、前記補正工程は、前記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第1の設定工程を有する。

【 0 0 3 2 】

本発明の好適な一様態によれば、前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値の少なくともいずれか一方である。

【 0 0 3 3 】

本発明の好適な別の一様態によれば、前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値のリミット値である。

【 0 0 3 4 】

また、本発明の好適な一様態によれば、前記補正手段は、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から出力された電気信号及び、前

記シャッタ手段により光路を遮蔽した状態で前記複数の撮像領域から出力された信号に基づいて補正し、前記補正工程では、前記撮像領域への光路を開放した状態で前記複数の撮像領域から出力された電気信号及び、前記撮像領域への光路を遮蔽した状態で前記複数の撮像領域から出力された信号に基づいて補正する。

【 0 0 3 5 】

好ましくは、前記補正手段は、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 2 の設定手段を更に有し、前記補正工程は、前記撮像領域への光路を開放した状態で前記複数の撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第 2 の設定工程を更に有する。

【 0 0 3 6 】

更に好ましくは、前記補正手段は、前記第 2 の設定手段によるパラメータが所定範囲外の場合に、前記第 1 の設定手段によるパラメータを用いて、補正を行い、前記補正工程では、前記第 2 の設定工程におけるパラメータが所定範囲外の場合に、前記第 1 の設定工程におけるパラメータを用いて、補正を行う。

【 0 0 3 7 】

更に好ましくは、前記補正用のパラメータは、前記複数の撮像領域から出力された電気信号に加えるオフセット値及びゲイン値の少なくともいずれか一方である。

【 0 0 3 8 】

また、本発明の好適な一様態によれば、前記撮像装置は、前記シャッタ手段により光路を開放した状態で被写体像を撮影する本撮影モードと、前記シャッタ手段により光路を遮蔽した状態で撮影を行う予備撮影モードとを自動的に切り替える切り替え手段を有し、前記補正方法は、光路を開放した状態で被写体像を撮影する本撮影モードと、光路を遮蔽した状態で撮影を行う予備撮影モードとを自動的に切り替える工程を有する。

【 0 0 3 9 】

また、上記目的を達成するために本発明の別の撮像装置は、入射光量に対応する電気信号を発生する画素を複数有する撮像領域と、前記撮像領域への光路を開

放・遮蔽可能なシャッタ手段と、前記撮像領域の少なくとも一部分に投光する投光手段と、前記シャッタ手段により光路を遮蔽した状態で、前記投光手段を投光することによる前記撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記撮像領域から得られる電気信号を補正する補正手段とを有する。

【 0 0 4 0 】

また、入射光量に対応する電気信号を発生する画素を複数有する複数の分割された撮像領域を有し、前記撮像領域から出力される電気信号を補正する本発明の補正方法は、前記撮像領域への光路を遮蔽した状態で、前記撮像領域の少なくとも一部分に投光し、前記撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記撮像領域から得られる電気信号を補正する工程を有する。

【 0 0 4 1 】

本発明の好適な一様態によれば、前記補正手段は、前記シャッタ手段により光路を遮蔽した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第1の設定手段と、前記シャッタ手段により光路を開放した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第2の設定手段とを有し、前記第2の設定手段によるパラメータが所定範囲外の場合に、前記第1の設定手段によるパラメータを用いて補正を行い、前記工程では、前記撮像領域への光路を遮蔽した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第1の設定工程と、前記撮像領域への光路を開放した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第2の設定工程とを含み、前記第2の設定工程によるパラメータが所定範囲外の場合に、前記第1の設定工程によるパラメータを用いて、補正を行う。

【 0 0 4 2 】

また、上記目的を達成するために、それぞれが入射光量に対応する電気信号を発生する画素を複数有する複数の分割された撮像領域を有し、該複数の撮像領域毎に前記電気信号を出力する撮像手段から出力される電気信号間のレベル差を補

正するように制御するためのプログラムを記憶した本発明の記憶媒体は、前記撮像領域への光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する補正するように制御する。

【0043】

本発明の好適な一様態によれば、前記補正コードは、光路を遮蔽した状態で、前記複数の撮像領域を跨ぐように、前記撮像手段の撮像領域の少なくとも一部分に投光し、前記複数の撮像領域から出力された電気信号に基づいて、光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正するように制御する。

【0044】

また、上記目的を達成するために、入射光量に対応する電気信号を発生する画素を複数有する複数の分割された撮像領域を有し、前記撮像領域から出力される電気信号を補正するように制御するプログラムを記憶した記憶媒体は、前記撮像領域への光路を遮蔽した状態で、前記撮像領域の少なくとも一部分に投光し、前記撮像領域から出力された電気信号に基づいて、前記撮像領域への光路を開放した状態で前記撮像領域から得られる電気信号を補正するように制御するコードを有する。

【0045】

本発明の好適な一様態によれば、前記コードは、前記撮像領域への光路を遮蔽した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第1の設定コードと、前記撮像領域への光路を開放した状態で前記撮像領域から出力された電気信号に基づいて、補正用のパラメータを設定する第2の設定コードとを含み、前記第2の設定コードによるパラメータが所定範囲外の場合に、前記第1の設定コードによるパラメータを用いて補正を行う。

【0046】

【発明の実施の形態】

以下、添付図面を参照して本発明の好適な実施の形態を詳細に説明する。

【0047】

(第1の実施形態)

図1、図2は本発明の第1の実施形態における電子カメラを説明する為の図であり、図1はカメラ全体の構成を横から見た模式図、図2は図1におけるカメラの後述するシャッター装置14部分の拡大図である。

【0048】

同図において、1は電子スチルカメラ、2は被写体像を結像面に結像させる撮影レンズで、電子スチルカメラ1に着脱可能に構成されている。撮影レンズ2は、被写体像を結像面に結像させる為の結像レンズ3、及び、結像レンズ3を駆動するためのレンズ駆動装置4を有すると共に、露出制御を行う為の絞り羽根群5、及び、絞り羽根群5を駆動するための絞り駆動装置6により構成されている。尚、結像レンズ2は、図では簡略化して示してあるが、1枚又は複数枚のレンズで構成され、単一の焦点距離（固定焦点）のレンズでも良いし、ズームレンズやステップズームレンズの如く焦点距離可変のものでもよい。

【0049】

7は撮影レンズ2により結像される被写体像を、フォーカシングスクリーン8に導くと共に、その一部を透過させ、後述するサブミラー12を通して焦点検出装置13へ導く為のメインミラーである。メインミラー7は、不図示のミラー駆動装置により、ファインダーから被写体像を観察可能な位置と撮影時に被写体光束の光路から待避する退避位置とに可動自在に構成されている。

【0050】

8は撮影レンズ2により導かれた被写体光束がメインミラー7にて反射し、結像するフォーカシングスクリーンであり、ファインダー観察時にはフォーカシングスクリーン8上に被写体像が形成される。

【0051】

9はフォーカシングスクリーン8に結像された被写体像を正立正像に変換反射する光学部材であり、本実施形態においては、ペンタダハプリズムを使用している。10はペンタダハプリズム9により正立正像に変換反射された被写体像を撮影者の目に到達させる接眼レンズ装置である。

【0052】

11は、ファインダー観察時にフォーカシングスクリーン8に結像された被写体像の輝度をペンタダハプリズム9を介して測定する測光装置であり、本実施形態の電子スチルカメラ1は、測光装置11の出力信号に基づいて露光時の露出制御を行うように構成されている。

【0053】

12はメインミラー7の一部を透過した被写体光を反射させて、不図示のミラーボックス下面に配置された焦点検出装置13へ被写体光を導く為のサブミラーである。

【0054】

サブミラー12は、メインミラー7、及び、メインミラー7の不図示のミラー駆動機構と連動し、メインミラー7がファインダーにより被写体像を観察可能な位置にあるときには、焦点検出装置13へ被写体光を導く位置に、また、撮影時には被写体光束の光路から待避する退避位置に可動自在に構成されている。

【0055】

13は焦点検出装置であり、焦点検出装置13の出力信号に基づいて撮影レンズ2のレンズ駆動装置4を制御し、結像レンズ3を駆動して焦点調節を行う。

【0056】

14は被写体光束の、撮像面への入射をメカ的に制御するシャッタ装置である。このシャッタ装置14は、ファインダー観察時には被写体光束を遮り、撮像時にはリリース信号に応じて被写体光束の光路から待避して露光を開始させる先羽根群14aと、ファインダー観察時には被写体光束の光路から待避しているとともに、撮像時には先羽根群14aの走行開始後所定のタイミングで被写体光束を遮光する後羽根群14bとを有するフォーカルプレーンシャッタである。尚、シャッタ装置14のアパーチャ開口部近傍には、後述するLED素子17a、17bの発光光束を先羽根群14aへ投光するための、切り欠き、または、貫通穴が形成されている。

【0057】

15は撮影レンズ2により結像された被写体像を撮像して電気信号に変換する撮像素子である。撮像素子15は、公知の2次元型撮像デバイスが用いられてい

る。撮像デバイスには、CCD型、MOS型、CID型など様々な形態があり、何れの形態の撮像デバイスを採用しても良いが、本実施形態においては、光電変換素子（フォトセンサ）が2次的に配列され、各センサで蓄積された信号電荷が垂直転送路、及び、水平転送路を介して出力されるインターライン型CCD撮像素子を用いているものとする。また、撮像素子15は、各センサに蓄積される電荷の蓄積時間（シャッタ秒時）を制御する、いわゆる電子シャッタ機能を有している。

【0058】

撮像素子15は、図3に示すように、画面全体の撮像領域15aを保護する光学保護部材であるカバーガラス15bにより保護すると共に、右半面15cと左半面15dに縦に2分割して、各々の撮影画像データを同時に出力可能に構成されている。そして、複数に分割された撮像領域15c、15dのそれぞれは、入射光に応じて電気信号を発生する複数の画素を2次元に配列している。

【0059】

また、16は撮像素子15と後述するLED17a、17bとを電気的かつ機械的に結合してこれらを保持する電気基板である。

【0060】

17a、17bは、撮像素子15の撮影領域15aへ照明光を投光する投光装置であり、本実施の形態ではLED素子を使用している。図2、図3に示すように、LED素子17a、17bは、撮像素子15の上下側面近傍で、撮影領域15aを右半面15cと左半面15dへ分割している分割線15eの延長線上に配置されるとともに、LED素子17a、17bの発光面をシャッタ装置14へ向けて投光するように配置されている。詳しくは、このLED素子17a、17bは、図4に示す様にカメラ本体内に配置され、且つ図4の点線で示した様に被写体からの光を撮像素子15に入射するのを遮光する遮光部材27（通常はメカニカルシャッタやミラー等）が遮光状態にあっても、撮像素子15に対して一定の光量の光を入射させることができる様な位置に配置されている。

【0061】

LED素子17a、17bの発光光束は、シャッタ装置14の先羽根群14a

の撮像素子15側を反射面として、撮像素子15の撮影領域15aに投光される。

【0062】

通常、銀塩フィルムを記録媒体とするカメラのシャッタ装置の先羽根群は、迷光によるフィルムへのカブリ防止のために反射防止塗装が施されている。しかしながら、本実施形態における電子スチルカメラにおいては、撮像素子15による電子シャッタ機能により各センサに蓄積される電荷の蓄積時間（シャッタ秒時）を制御し、露出時間制御を行うように構成している為、撮像素子15における蓄積開始時には、先羽根群14aが開放状態になっているので、迷光による撮像領域へのカブリ防止のための先羽根群14aへの反射防止塗装が不要となる。

【0063】

従って、LED素子17a、17bの発光光束を効率よく撮像素子15の撮影領域15aへ投光する為に、本第1の実施形態の電子スチルカメラ1のシャッタ装置14の先羽根群14aは、高反射率の素材にて構成したり、表面処理として反射率の高い塗装、メッキ処理等を行うのが望ましい。また、撮像素子15の撮影領域15aを極力広範囲に照明する為に、シャッタ装置14の先羽根群14aへ拡散特性を持たせることが望ましい。本実施形態においては、上記の2条件を達成する為に、先羽根群14aの撮像素子15側の面を半艶白色調塗装、または、半艶グレー調塗装が施されているが、どちらか一方の条件が達成されるだけでも十分な照明効果が得られる。

【0064】

尚、本実施形態においては、LED素子17a、17bの発光光束を直接投光し、照明しているが、LED素子17a、17bの発光部近傍に、特定のパターンを持ったマスク部材と、このパターンを撮像領域上へ結像させる光学部材を配置し、照明光の変わりに、特定のパターンを投光してもよい。

【0065】

図2に示すように、本第1の実施形態において、LED素子17a、17bは、撮像素子15の保持部材である電気基板16により保持され、電氣的接続を行っているが、LED素子17a、17bの保持部材をシャッタ装置14や不図示

のカメラ本体等に構成し、フレキシブルプリント基板・リード線等により、電気基板16やその他の不図示の回路基板へ接続することで電氣的接続を行っても良い。

【0066】

18はノイズの原因となる撮影光の高周波成分を除去するフィルタ部材であり、撮像素子15のカバーガラス15b上に一体的に保持されている。フィルタ部材18は、水晶、ニオブ酸リチウム等の複屈折特性を持つ材質で作られている。

【0067】

図5は、本第1の実施形態における上記電子スチルカメラ1の全体のハードウェア構成を示すブロック図である。

【0068】

同図において、CPU117は、撮影操作スイッチ121、アンバランス量算出回路116、LED素子17a、17bを駆動するドライバ120、LED素子17a、17bによる撮像素子15への投光を行うか否かのキャリブレーションモードを設定するモード設定部118、表示・警告部119等と接続されており、所定のアルゴリズムに従って露出値、撮影レンズ2の焦点位置等の各種演算を行い、自動露光制御、オートフォーカス、オートストロボ、オートホワイトバランス等の制御を総括的に管理する。また、CPU117は不図示のリリースボタンやモード設定部118の操作部から入力される各種入力信号に基づいて、該当する回路を制御する。モード設定部118により、撮像素子15のキャリブレーションモードが設定された場合、CPU117はドライバ120によってキャリブレーション用のLED素子17a、17bの点灯を行い、撮像素子15への投光を行う。また、25は、シャッター装置14を動作させるシャッター駆動回路である。

【0069】

図3を参照して上述したとおり、撮像素子15は右半面15cと左半面15dのそれぞれの信号を同時に出力可能である(CH1及びCH2)。これら2つの出力系統を持つ撮像素子15は、ドライバー100によって駆動される事で所定の周波数で動作し、画面全体を縦に2分割する形で左右(15c、15d)別々

に撮影画像データを出力する。また、TG/SSG101は垂直同期信号VD及び水平同期信号HDを出力するタイミング発生回路で、同時に各回路ブロックへのタイミング信号を供給している。

【0070】

撮像素子15の右半面15cの画像出力は、CH1出力を介してCDS/AGC回路103へ入力し、ここで既知の相関2重サンプリング等の処理を行う事で、CCD等の出力に含まれるリセットノイズ等を除去すると共に、所定の信号レベル迄出力を増幅する。この増幅後の出力はA/D変換回路105でデジタル信号に変換され、AD-CH1なる出力を得る。

【0071】

同様に撮像素子15の左半面15dの画像出力は、CH2出力を介してCDS/AGC回路102へ入力し、ここで同様の相関2重サンプリング等の処理を行う事で、CCD等の出力に含まれるリセットノイズ等を除去すると共に、所定の信号レベル迄出力を増幅する。この増幅後の出力をA/D変換回路104でデジタル信号に変換し、AD-CH2なる出力を得る。

【0072】

こうして別々にデジタルデータに変換された両出力AD-CH1及びAD-CH2は各々メモリコントローラ108、106を介して、メモリ109、107に順々に記憶される。

【0073】

また、AD-CH1及びAD-CH2の出力は同時にアンバランス量算出回路116へも入力し、後述する方法によって両出力のアンバランス量を演算すると共に、最適な補正量を決定し、記憶する。

【0074】

メモリコントローラ106及び108は、通常時分割でメモリ107及び109に対する読み書きを連続して実行できるようになっている為、撮像素子15からの出力をメモリ107及び109に書き込みながら、別のタイミングでメモリ107及び109に書き込んだデータを、書き込んだ順に読み出す事が可能である。

【 0 0 7 5 】

まず、撮像素子 1 5 の C H 1 側の出力に対しては、メモリコントローラ 1 0 8 の制御によりメモリ 1 0 9 から連続してデータを読み出し、オフセット調整回路 1 1 1 へ入力していく。ここでオフセット調整回路 1 1 1 のもう一方の入力には、アンバランス量算出回路 1 1 6 で算出設定された所定のオフセット出力 O F 1 が入力されており、オフセット調整回路 1 1 1 内部で両信号の加算を行う。

【 0 0 7 6 】

次にオフセット調整回路 1 1 1 の出力は、ゲイン調整回路 1 1 3 へ入力するが、ゲイン調整回路 1 1 3 のもう一方の入力には、アンバランス量算出回路 1 1 6 で算出設定された所定のゲイン出力 G N 1 が入力されており、ゲイン調整回路 1 1 3 内部で両信号の乗算を行う。

【 0 0 7 7 】

同様に撮像素子 1 5 の C H 2 側の出力に対しては、メモリコントローラ 1 0 6 の制御により、メモリ 1 0 7 から連続してデータを読み出し、オフセット調整回路 1 1 0 へ入力していく。ここでオフセット調整回路 1 1 0 のもう一方の入力には、アンバランス量算出回路 1 1 6 で算出設定された所定のオフセット出力 O F 2 が入力されており、オフセット調整回路 1 1 6 内部で両信号の加算を行う。

【 0 0 7 8 】

次に、オフセット調整回路 1 1 0 の出力は、ゲイン調整回路 1 1 2 へ入力するが、ここでゲイン調整回路 1 1 2 のもう一方の入力には、アンバランス量算出回路 1 1 6 で算出設定された所定のゲイン出力 G N 2 が入力されており、ゲイン調整回路 1 1 2 内部で両信号の乗算を行う。

【 0 0 7 9 】

この様にして、2 つの出力間で生ずるアンバランス量をアンバランス量算出回路 1 1 6 によって補正した後の画像データ出力を、画像合成回路 1 1 4 で 1 つの画像データに変換（左右出力を 1 つの出力にする）し、次段のカラー処理回路 1 1 5 で所定のカラー処理（色補間処理や γ 変換等）を行う。

【 0 0 8 0 】

上記構成において、撮影者によって撮影操作 S W 1 2 1 が操作されると C P U

117がこれを検出し、これに応じてまずドライバ120を介してLED17a、17bが点灯される。

【0081】

ここで、本実施形態では、アンバランス量算出回路18、オフセット調整回路12、13及びゲイン調整回路14、15によって、補正手段を構成している。

【0082】

次に、アンバランス量算出回路116の構成及び動作について、図6のブロック図を参照して説明する。

【0083】

図6に於いて、まず、A/D変換回路105、104の出力であるAD-CH1及びAD-CH2が、メモリコントローラ153、152を介して、それぞれメモリ155、154へ転送される構成になっている。

【0084】

ここで、メモリコントローラ153、152を介して、メモリ155、154に記憶する撮像素子データの範囲は、タイミング発生回路150が発生する所定タイミングで決定し、この場合、図7のa、bで示した縦方向のブロック列データである。このa、bで示したブロック内には、撮像素子15の色フィルタ配列で決まる各色データ（この場合は、G/R/B/Gである）が含まれている。

【0085】

従って、メモリコントローラ153、152を介して、メモリ155、154からのデータを各ブロック毎に読み出し、このブロック内の各色を次段の輝度信号生成回路157及び156で次式(1)による加算を行って、簡易輝度信号を生成する。

$$Y = R + 2G + B \quad \dots (1)$$

【0086】

輝度信号生成回路157、156で生成した輝度信号を、図7(a)のY方向に沿って順々に読み出していき、この読み出し方向(Y方向)に対して1次元のローパスフィルタ等の処理をローパスフィルタ159、158で行った結果をグラフに表すと、図7(b)(c)のグラフA及びグラフBの実線で表されたよう

な結果となる。

【0087】

次に、ローパスフィルタ回路159、158の出力を、それぞれオフセット加算回路163、162に入力するが、オフセット加算回路163、162のもう一方の入力は、オフセット設定回路160の出力と接続している。

【0088】

初期状態では、オフセット設定回路160の出力は0で、この状態でまずオフセット加算回路163、162の出力を次段の相関演算回路164へ入力し、ここで相関演算を行う。

【0089】

ここでの相関演算の方法としては、例えば、図7(a)の撮像素子15の画面上の中央境界部分の左側に位置しているブロックaの各輝度データを $I_a(i)$ 、右側に位置しているブロックbの各輝度データを $I_b(i)$ とした場合、

$$P = \sum |I_a(i) - I_b(i)| \quad \dots\dots\dots (2)$$

【0090】

で算出するものとする。

この相関演算の結果を全体判別回路151で判別し、相関が未だ不十分であると判断した場合には、オフセット設定回路160で所定のオフセット量を算出し、それぞれオフセット加算回路162、163へ供給する。

【0091】

例えば、図7(b)グラフA及び(c)グラフBでは、 $I_a(i)$ に対してプラス(+)のオフセット量を加算し、 $I_b(i)$ に対してマイナス(-)のオフセット量を加算しているが、このオフセット加算後の結果を、相関演算回路164で再度相関演算し、その結果を全体判別回路151で判断する。

【0092】

相関演算結果が充分であると判断した場合は、両出力の結果がかなり合っていると判断できるので、この時設定したオフセット設定回路160の出力OF1、及び、OF2を図5のオフセット調整回路111、110へ入力し、撮像素子15の2チャンネル出力間のアンバランスを補正する。

【0093】

一方、ローパスフィルタ回路159、158の出力はそれぞれゲイン乗算回路166、165にも入力するが、ゲイン乗算回路166、165のもう一方の入力は、ゲイン設定回路161の出力と接続している。

【0094】

初期状態では、ゲイン設定回路161の出力は1で、この状態で、まず、ゲイン乗算回路166、165の出力を次段の相関演算回路167へ入力し、ここで相関演算を行う。

【0095】

ここでの相関演算の方法としては、例えば、図7(a)の撮像素子15の画面上の中央境界部分の左側に位置しているブロックaの各輝度データを $I_a(i)$ 、右側に位置しているブロックbの各輝度データを $I_b(i)$ とした場合、

$$P = \sum |I_a(i) \times I_b(i)| \quad \dots \dots (3)$$

【0096】

で算出する方法が一例として考えられる。

この相関演算の結果を全体判別回路151で判別し、相関が未だ不充分であると判断した場合には、ゲイン設定回路161により、所定のゲイン量を算出しそれぞれゲイン乗算回路へ供給する。

【0097】

相関演算結果が充分であると判断した場合は、両出力の結果がかなり合っていると判断できるので、この時設定したゲイン設定回路161の出力GN1、及び、GN2を図5のゲイン調整回路113、112へそれぞれ入力し、撮像素子15の2チャンネル出力間のアンバランスを補正する。

【0098】

尚、上記の方法により算出されたアンバランス量に関する出力信号GN1、GN2、OF1、OF2は、アンバランス量算出回路116内に実装された不図示のメモリへ記憶保持される。

【0099】

また、上記の2種類のアンバランス量に関する信号（比率及び差）を用いてア

ンバランスを補正する方法は、撮像素子15から出力される画素データの内、左半面に存在するある所定範囲のデータの平均値と右半面に存在するある所定範囲のデータとの相関関係を判断し、それに応じて、所定のオフセット量、ないしは、ゲイン量を設定する事で、撮像素子15の2つの出力間のアンバランスを補正しようというものである。従って、何れか一方のみを選択してアンバランス調整を行っても構わない。

【0100】

尚、本第1の実施形態では輝度信号生成回路156、157後の出力に対してローパスフィルタ処理を行っているが、この方法以外にバンドパスフィルタ処理を行った結果に対して相関演算を行う方法や、もう少し高度な条件判断（例えば部分的な領域を選択する）を加えて左右のアンバランス量を調整する方法が考えられる。

【0101】

次に、上記構成を有する電子スチルカメラ1内に組み込まれたLED17a及び17bを使って、撮像素子15の2つの出力間のアンバランスを検出し、それを本撮影に使用する手順を、図8のフローチャートを参照して説明する。

【0102】

まずステップS150において、カメラの操作スイッチのうちの1つの所定スイッチがON状態にあるかどうかを判定する。OFFの場合はこの所定スイッチの状態検出を継続して行い、撮影者によってこの所定スイッチがONされたことを検出すると、次のステップS151へ進む。なお、このスイッチのON/OFF判定は、任意のスイッチのON/OFF状態を検知するように構成することができる。例えば、シャッターリリーススイッチが2段スイッチである場合、半押し状態となった場合にONであると判定するようにしてもよい。

【0103】

ステップS151では、シャッター装置14を閉じたままLED17a及び17bを点灯させ、撮像素子15に対して所定の照明を行う。次に、ステップS152でTG/SSG3に対して所定のトリガー信号を与え、撮像素子15による撮影動作を開始させる。

【0104】

続いてステップS153では、アンバランス量算出回路116の動作を開始し、撮像素子15からの2系統の信号出力AD-CH1とAD-CH2間のアンバランス量を算出していく。この場合はシャッタ装置14が閉じられたままなので、当然の事ながら撮像素子15に入射する光はLED17a及び17bからの光のみである。従って、画面境界付近の入射光量は左画面と右画面とではほぼ等しくなり、2チャンネル間の出力の違いはチャンネル間のアンバランス量を表すことになる。

【0105】

ステップS154で画像データの取込みが完了したことを検出すると、ステップS155でLED17a及び17bを消灯する。

【0106】

この時点でアンバランス量算出回路116内では、前述した方法で2チャンネル間のアンバランス量を検出すると共に、2チャンネルの出力レベルを合わせる為のオフセットデータOF1及びOF2、及び/若しくはゲインデータGN1及びGN2を算出し終わっていることになり、ステップS156にてアンバランス量算出回路116の動作を停止させ、この結果を保持（固定）する。

【0107】

次にステップS157では、撮影者により実際に撮影を行う為のリリーススイッチ操作が行われたかどうかの判定を行い、リリース操作が為されていないと判断した場合は、再びステップS150へ戻ってステップS157までの動作を繰り返す。

【0108】

尚、ステップS150の所定スイッチがカメラのセルフスイッチ等の場合は、このステップS157でのリリーススイッチの判定は行わず、ステップS156に引き続きステップS158を実行する事も可能である。

【0109】

一方ステップS157でリリーススイッチ操作が行われたと判断した場合にはステップS158へ進み、CPU117はシャッタ駆動回路25を介してシャッ

タ装置 1 4 の開動作を行う。同時にステップ S 1 5 9 では、TG / S S G 1 0 1 に対して所定のトリガー信号を与える事で、撮像素子 1 5 による通常の撮影動作を開始する。

【0 1 1 0】

ステップ S 1 6 0 で画像データの取込みが完了したことを検出すると、ステップ S 1 6 1 でシャッタ装置 1 4 の閉動作を行う。

【0 1 1 1】

この場合、画像データは一旦メモリコントローラ 1 0 6 及び 1 0 8 を介してメモリ 1 0 7 及び 1 0 9 に取り込まれているが、続くステップ S 1 6 2 にて画像処理を開始する為にメモリ 1 0 7 及び 1 0 9 からこの撮影データを読み出す動作を開始する。

【0 1 1 2】

この時点では、前述した様に L E D 1 7 a 及び 1 7 b を使って撮像素子 1 5 を照明した状態でのアンバランス量から算出した補正データ (O F 2 , O F 1 , G N 2 , G N 1) が、オフセット調整回路 1 1 0 及び 1 1 1 、並びにゲイン調整回路 1 1 2 及び 1 1 3 に設定されており、最終的にこの補正データを使用して通常の撮影により得られた撮影画像に対する補正を行う。

【0 1 1 3】

上記の通り第 1 の実施形態によれば、複数出力を持つ撮像素子を用いたカメラ等を構成する場合に、カメラの撮影シーケンスの中で自動的に複数チャンネル間の出力レベルのアンバランスを抑制することができる。

【0 1 1 4】

(第 2 の実施形態)

次に本発明の第 2 の実施形態について、図 9 及び図 1 0 を参照して説明する。

【0 1 1 5】

図 9 は、図 5 に示すアンバランス量算出回路 1 1 6 の別の構成を示すブロック図であり、その他の電子スチルカメラ 1 の構成は図 5 に示すものと同様であるため、ここでは説明を省略する。

【0 1 1 6】

図9は第1の実施形態で説明した図6に示す構成と比較して、オフセット設定回路160の出力に対するリミットを設定する為のオフセットリミッター回路168、及びゲイン設定回路161の出力に対するリミットを設定する為のゲインリミッター回路169を追加し、それぞれ全体判別回路151での判別結果に基づきそのリミット値を適宜変更できるような構成になっている。その他の各構成要素は図6と同様であるので、ここでは詳細説明を省略する。

【0117】

次に、上記構成を有する電子スチルカメラ1内に組み込まれたLED17a及び17bを使って、撮像素子15の2つの出力間の大まかなアンバランスを検出し、その値を使用してアンバランス量算出回路116でのリミット値を設定する本第2の実施形態における手順を、図10のフローチャートを参照して説明する。

【0118】

まずステップS170において、カメラの操作スイッチのうちの1つの所定スイッチがON状態にあるかどうかを判定する。OFFの場合はこの所定スイッチの状態検出を継続して行い、撮影者によってこの所定スイッチがONされたことを検出すると、次のステップS171へ進む。なお、第1の実施形態と同様に、このスイッチのON/OFF判定は、任意のスイッチのON/OFF状態を検知するように構成することができる。例えば、シャッターリリーススイッチが2段スイッチである場合、半押し状態となった場合にONであると判定するようにしてもよい。

【0119】

ステップS171では、シャッター装置14を閉じたままLED17a及び17bを点灯させ、撮像素子15に対して所定の照明を行う。次にステップS172では、TG/SSG3に対して所定のトリガー信号を与え、撮像素子15による撮影動作を開始させる。

【0120】

続いてステップS173では、アンバランス量算出回路116の動作を開始し、撮像素子15からの2系統の信号出力AD-CH1とAD-CH2間のアンバ

ランス量を算出していく。この場合はシャッタ装置 1 4 が閉じられたままなので、当然の事ながら撮像素子 1 5 に入射する光は LED 1 7 a 及び 1 7 b からの光のみである。従って、画面境界付近の入射光量は左画面と右画面とでほぼ等しくなり、2 チャンネル間の出力の違いはチャンネル間のアンバランス量を表すことになる。

【0 1 2 1】

ステップ S 1 7 4 で画像データの取込みが完了したことを検出すると、ステップ S 1 7 5 で LED 1 7 a 及び 1 7 b を消灯する。

【0 1 2 2】

この時点でアンバランス量算出回路 1 1 6 内では、前述した方法で 2 チャンネル間のアンバランス量を検出すると共に、2 チャンネルの出力レベルを合わせる為のオフセットデータ OF 1 及び OF 2、及び／若しくはゲインデータ GN 1 及び GN 2 を算出し終わっていることになる。本第 2 の実施形態においては、アンバランス量算出回路 1 1 6 の動作を停止させ、これらオフセットデータ OF 1 及び OF 2、ゲインデータ GN 1 及び GN 2 に予め決められたある程度の許容幅を持たせた値（リミット値）を、ステップ S 1 7 6 にてオフセットリミッタ回路 1 6 8 及びゲインリミッタ回路 1 6 9 に保持する。具体的には、オフセットの許容幅を $\pm \alpha$ 、ゲインの許容幅を $\pm \beta$ とした場合、OF 1 及び OF 2 のリミット値として $OF 1 \pm \alpha$ 及び $OF 2 \pm \alpha$ 、GN 1 及び GN 2 のリミット値として $GN 1 \pm \beta$ 及び $GN 2 \pm \beta$ の値を保持しておく。

【0 1 2 3】

次にステップ S 1 7 7 では、撮影者により実際に撮影を行う為のリリーススイッチ操作が行われたかどうかの判定を行い、リリース操作が為されていないと判断した場合は、再びステップ S 1 7 0 へ戻ってステップ S 1 7 6 までの動作を繰り返す。

【0 1 2 4】

尚、ステップ S 1 7 0 の所定スイッチがカメラのセルフスイッチ等の場合は、このステップ S 1 7 7 でのリリーススイッチの判定は行わず、ステップ S 1 7 6 に引き続きステップ S 1 7 8 を実行する事も可能である。

【0125】

一方ステップS177でリリーススイッチ操作が行われたと判断した場合にはステップS178へ進み、CPU117はシャッタ駆動回路25を介してシャッタ装置14の開動作を行う。同時にステップS179では、TG/SSG101に対して所定のトリガー信号を与える事で、撮像素子15による通常の撮影動作を開始する。

【0126】

撮影動作が開始すると同時に、ステップS180においては、アンバランス量算出回路116の動作を開始し、ステップS173と同様に撮像素子15からの2系統の信号出力AD-CH1とAD-CH2間のアンバランス量を算出していく。但し、ここではシャッタ14は開かれており、LED17a及び17bも消灯したままであるので、撮影中の画像のアンバランス量が算出される。

【0127】

ステップS181で画像データの取込みが完了したことを検出すると、ステップS182でシャッタ装置14の閉動作を行う。

【0128】

この時点でアンバランス量算出回路116内では、前述した方法で2チャンネル間のアンバランス量を検出すると共に、2チャンネルの出力レベルを合わせる為のオフセットデータOF1及びOF2、及びゲインデータGN1及びGN2を算出し終わっていることになる。従って、ステップS183にてアンバランス量算出回路116の動作を停止させ、この結果を保持(固定)するが、本第2の実施形態においては、このようにして得られたオフセットデータOF1及びOF2、ゲインデータGN1及びGN2は予めオフセットリミッタ回路168及びゲインリミッタ回路169に設定されたリミット値によりその値が制限されており、リミット値($OF1 \pm \alpha$ 及び $OF2 \pm \alpha$ 、 $GN1 \pm \beta$ 及び $GN2 \pm \beta$)を越える、或いは下回った場合には、リミット値が補正データとしてオフセット調整回路111及び110、並びにゲイン調整回路113及び112にそれぞれ設定されている。このようにリミット値の範囲内で補正データを設定するのは、例えば、画像の境界付近に高周波の画像がある場合等に、誤った補正データが算出される

ことがあるためである。しかし、リミット値の範囲内に補正データを制限すること、安定したアンバランスの調整を行うことが可能になる。

【0129】

画像データは一旦メモリコントローラ106及び108を介してメモリ107及び109に取り込まれているが、続くステップS184にて画像処理を開始する為にメモリ107及び109からこの撮影データを読み出す動作を開始し、上述のように調整回路111及び110、並びにゲイン調整回路113及び112の補正データを使用して通常の撮影により得られた撮影画像に対する補正を行う。

【0130】

上記の通り第2の実施形態によれば、実際に撮影した画像を用いてアンバランスを調整するため、より自然な補正を行うことができる。また、予め補正值のリミット値を求め、リミット値の範囲内の補正值を利用するため、画像の内容に関わらず、安定した調整を実現することができる。

【0131】

(第3の実施形態)

次に、本発明の第3の実施形態について説明する。

【0132】

本第3の実施形態においては、撮像素子の領域分割の仕方が第1及び第2の実施形態とは異なる。

【0133】

図11は、領域分割の例を示す図であり、(a)は撮像素子からの読み出しを上下2分割にした場合の構造を示したもので、撮像素子170から読み出される上半面の出力はCDS/AGC回路171を介して、A/D変換回路173によりデジタルデータに変換した後、例えば、図5のメモリコントローラ106へ入力する。

【0134】

同様に、撮像素子170から読み出される下半分の出力は、CDS/AGC回路172を介して、A/D変換回路174によりデジタルデータに変換した後、

例えば、図5のメモリコントローラ10へ入力する。

【0135】

尚、図11(a)で示す撮像素子170においては、上下2分割した左右の分割部近傍ヘキャリブレーション用LED素子を配置することで、上下2分割した左右端部が照明さるるよう構成されている。

【0136】

また、(b)は撮像素子からの読み出しを上下左右4分割にした場合の構造を示したもので、撮像素子175から読み出される左上1/4分の出力は、CDS/AGC回路176を介して、A/D変換回路180により、デジタルデータに変換した後、例えば、図5におけるメモリコントローラ106、108と同機能のメモリコントローラへ入力する。

【0137】

撮像素子175から読み出される右上1/4分の出力は、CDS/AGC回路177を介して、A/D変換回路181により、デジタルデータに変換した後、同様にメモリコントローラへ入力する。

【0138】

撮像素子175から読み出される右下1/4分の出力は、CDS/AGC回路178を介して、A/D変換回路182により、デジタルデータに変換した後、例えば、図5におけるメモリコントローラ106、108と同機能のメモリコントローラへ入力する。

同様に、撮像素子175から読み出される左下1/4分の出力は、CDS/AGC回路179を介して、A/D変換回路183により、デジタルデータに変換した後、同様にメモリコントローラへ入力する。

【0139】

この時、図11(b)で示す撮像素子175においては、上下左右に4分割した分割部近傍ヘキャリブレーション用LED素子を配置することで、上下左右の4分割したそれぞれの境界部が照明さるるよう構成されている。また、図13(b)では、上下左右の4分割したそれぞれの境界部4箇所が照明されているが、図(7)、図(8)に示すように、上下2つのキャリブレーション用LED素

子を用い、前記カバーガラス 1 5 b や前記フィルタ部材 1 8 により、前記撮像素子 1 7 5 の中央部に位置する 4 分割した境界を照明する様に構成しても良い。

【0 1 4 0】

その他の構成及び電子カメラの動作は第 1 の実施形態と同様であるため、説明を省略する。

【0 1 4 1】

上記の通り第 3 の実施形態の構成を用いても、第 1 の実施形態と同様の効果を得ることができる。

なお、撮像素子の分割方法は上記に限るものではなく、撮像素子が 3 つの領域または 5 以上の領域に分割されている場合にも、各出力系統に対応する処理回路を追加することにより、容易に本発明を適用することができる。

【0 1 4 2】

【他の実施形態】

なお、本発明は、複数の機器（例えばホストコンピュータ、インタフェイス機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0 1 4 3】

また、本発明の目的は、前述した実施形態の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体（または記録媒体）を、システムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ（または CPU や MPU）が記憶媒体に格納されたプログラムコードを読み出し実行することによっても、達成されることは言うまでもない。この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。また、コンピュータが読み出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているオペレーティングシステム (OS) などが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【 0 1 4 4 】

さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張カードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込まれた後、そのプログラムコードの指示に基づき、その機能拡張カードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【 0 1 4 5 】

【発明の効果】

以上説明したように本発明によれば、撮像装置内撮像領域から出力された電気信号に対して、精度の高い補正を行うことができる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態における電子カメラの概略断面図である。

【図 2】

図 1 に示す電子カメラの部分拡大図である。

【図 3】

本発明の実施の形態における撮像素子及びその周辺の斜視図である。

【図 4】

本発明の実施の形態における撮像素子の撮像領域の照明状態を示す図である。

【図 5】

本発明の実施の形態に係る全体システム構成を示すブロック図である。

【図 6】

本発明の第 1 の実施形態におけるアンバランス量算出回路の構成を示すブロック図である。

【図 7】

本発明の実施の形態に係る撮像素子からの出力補正の概念を説明した図である。

【図 8】

本発明の第 1 の実施形態に係る動作を説明する為のフローチャートである。

【図 9】

本発明の第 2 の実施形態におけるアンバランス量算出回路の構成を示すブロック図である。

【図 1 0】

本発明の第 2 の実施形態に係る動作を説明する為のフローチャートである。

【図 1 1】

本発明の第 3 の実施形態に係る撮像素子の他の構成例を示す図である。

【図 1 2】

従来のカメラシステムの全体構成を示すブロック図である。

【図 1 3】

従来の撮像素子の読み出し原理を表した図である。

【符号の説明】

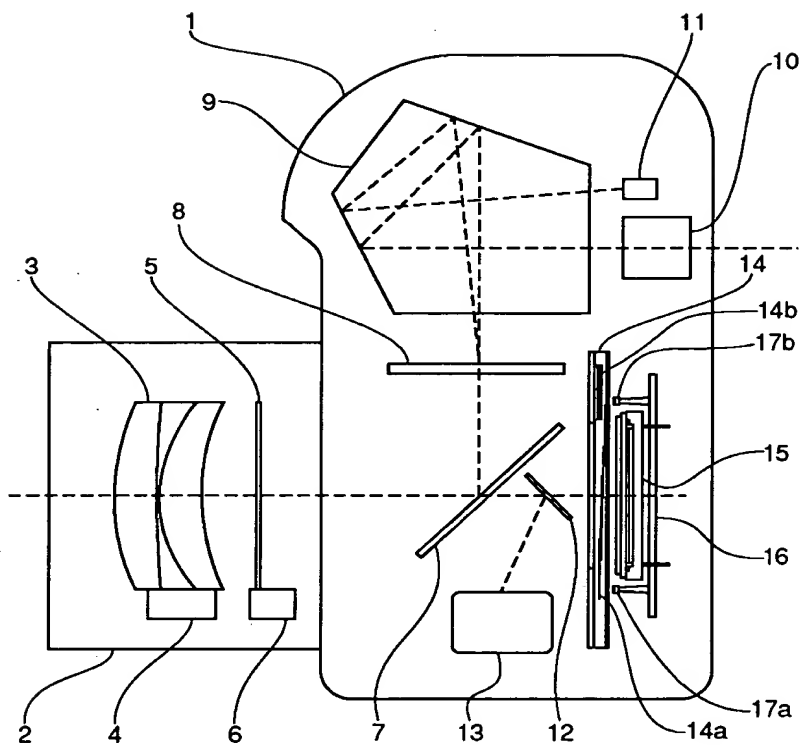
- 1 電子スチルカメラ
- 2 撮影レンズ
- 3 結像レンズ
- 4 レンズ駆動装置
- 5 絞り羽根群
- 6 絞り駆動装置
- 7 メインミラー
- 8 フォーカシングスクリーン
- 9 ペンタダハプリズム
- 1 0 接眼レンズ装置
- 1 1 測光装置
- 1 2 サブミラー
- 1 3 焦点検出装置
- 1 4 シャッター装置
- 1 4 a 先羽根群
- 1 5 撮像素子

- 15b カバーガラス
- 16 電気基板
- 17a, 17b LED素子
- 18 フィルタ部材
- 101 TG/SSG
- 102、103 CDS/AGC回路
- 104、105 A/D変換回路
- 106、108 メモリコントローラ
- 107、109 メモリ
- 110、111 オフセット調整回路
- 112、113 ゲイン調整回路
- 114 画像合成回路
- 115 カラー処理回路
- 116 アンバランス量算出回路
- 117 CPU
- 118 モード設定部
- 119 表示・警告部
- 120 ドライバ
- 121 撮影操作スイッチ
- 150 タイミング発生回路
- 151 全体判別回路
- 152、153 メモリコントローラ
- 154、155 メモリ
- 156、157 輝度信号生成回路
- 158、159 ローパスフィルター
- 160、161 オフセット設定回路
- 162、163 オフセット加算回路
- 164、167 相関演算回路
- 165、166 ゲイン乗算回路

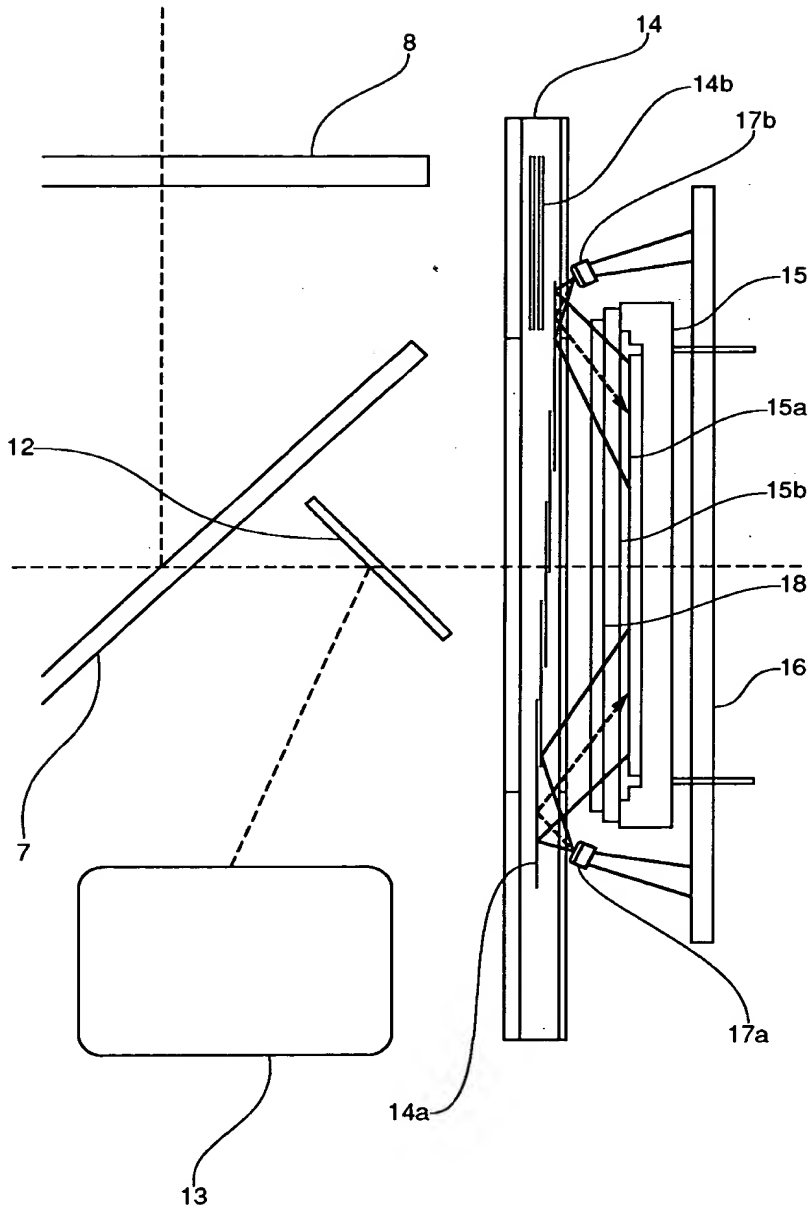
- 168 オフセットリミッタ回路
- 169 ゲインリミッタ回路
- 190 フォトダイオード
- 191 垂直CCD
- 192、193 水平CCD
- 194、195 アンプ
- 196、198 CDS/AGC回路
- 197、199 外部調整手段

【書類名】 図面

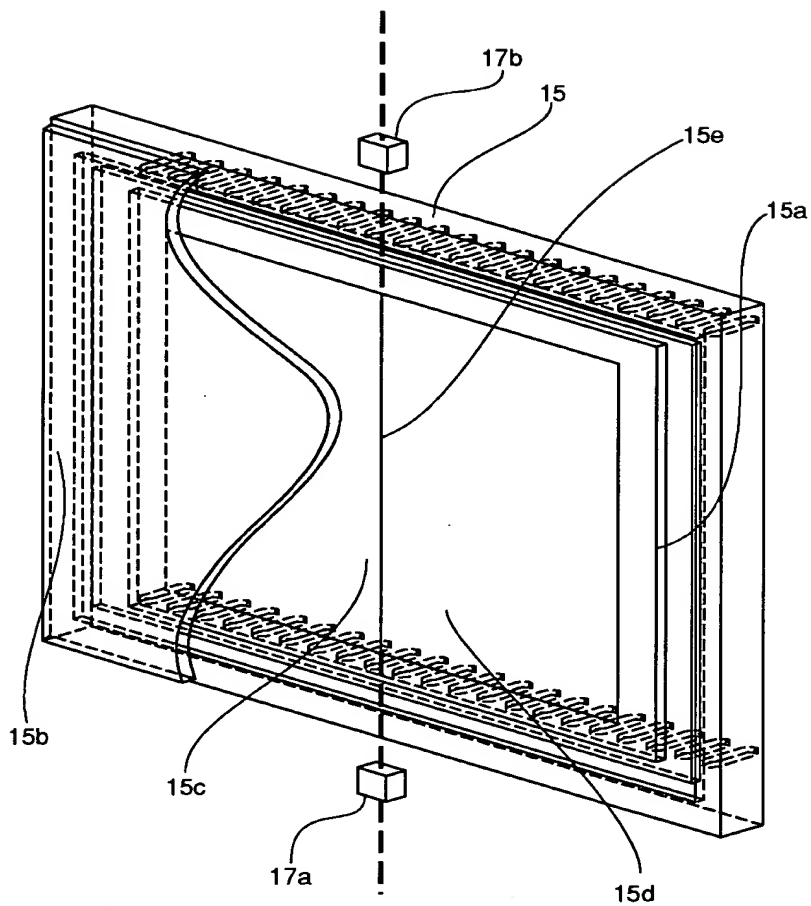
【図 1】



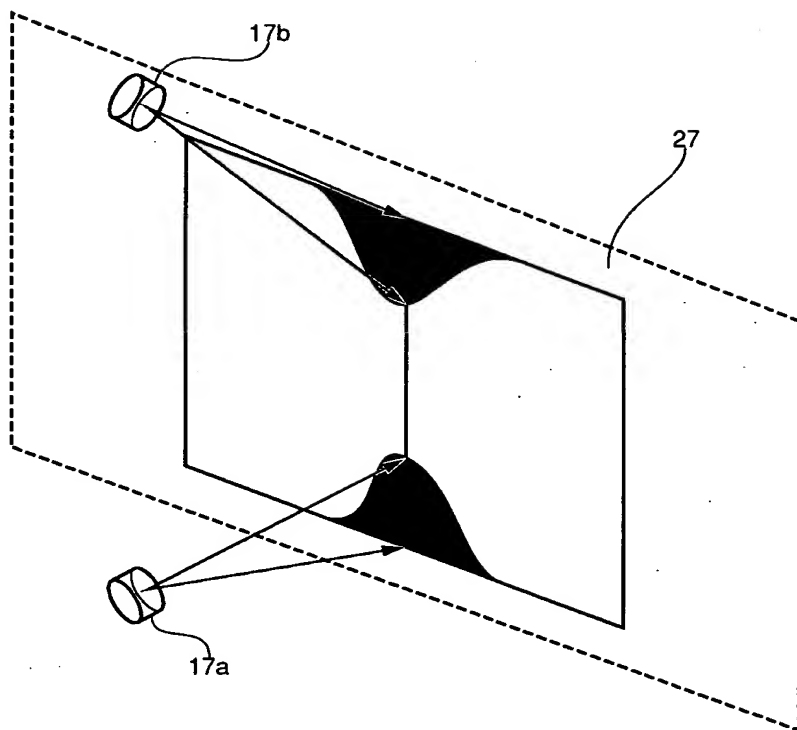
【図 2】



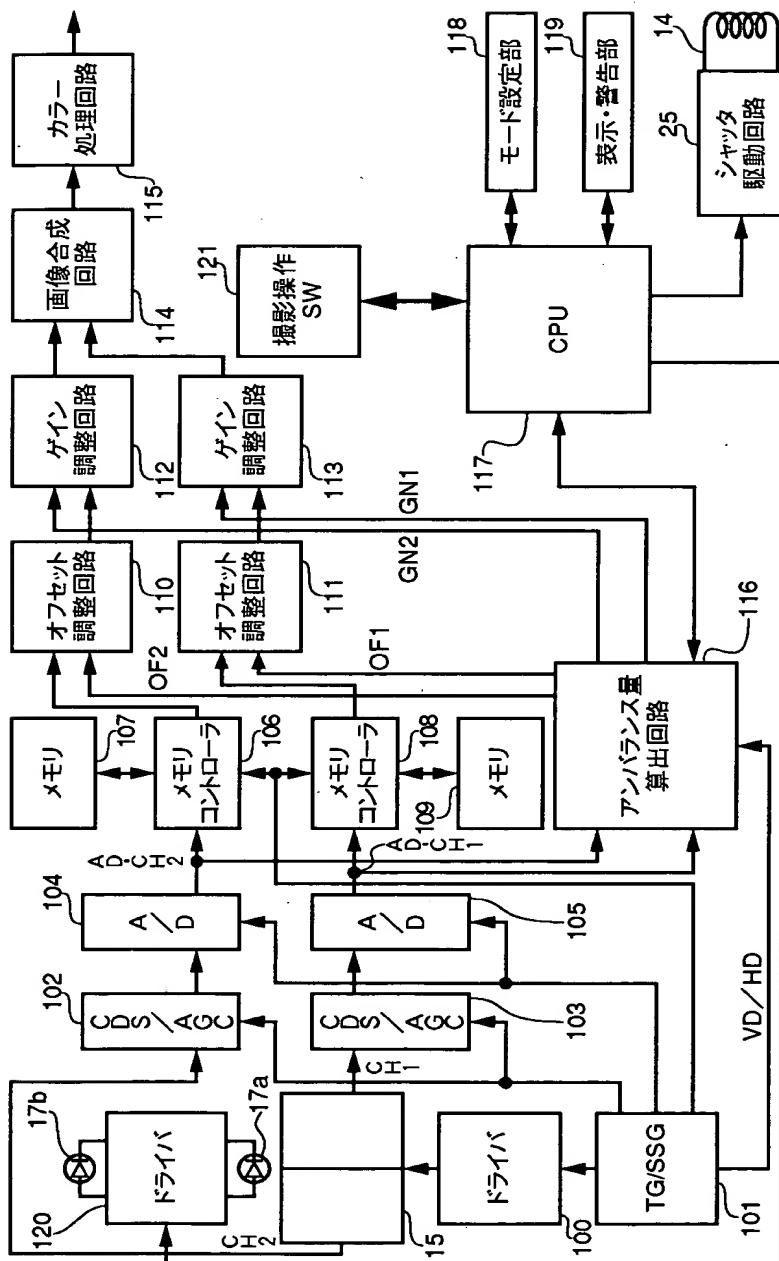
【図 3】



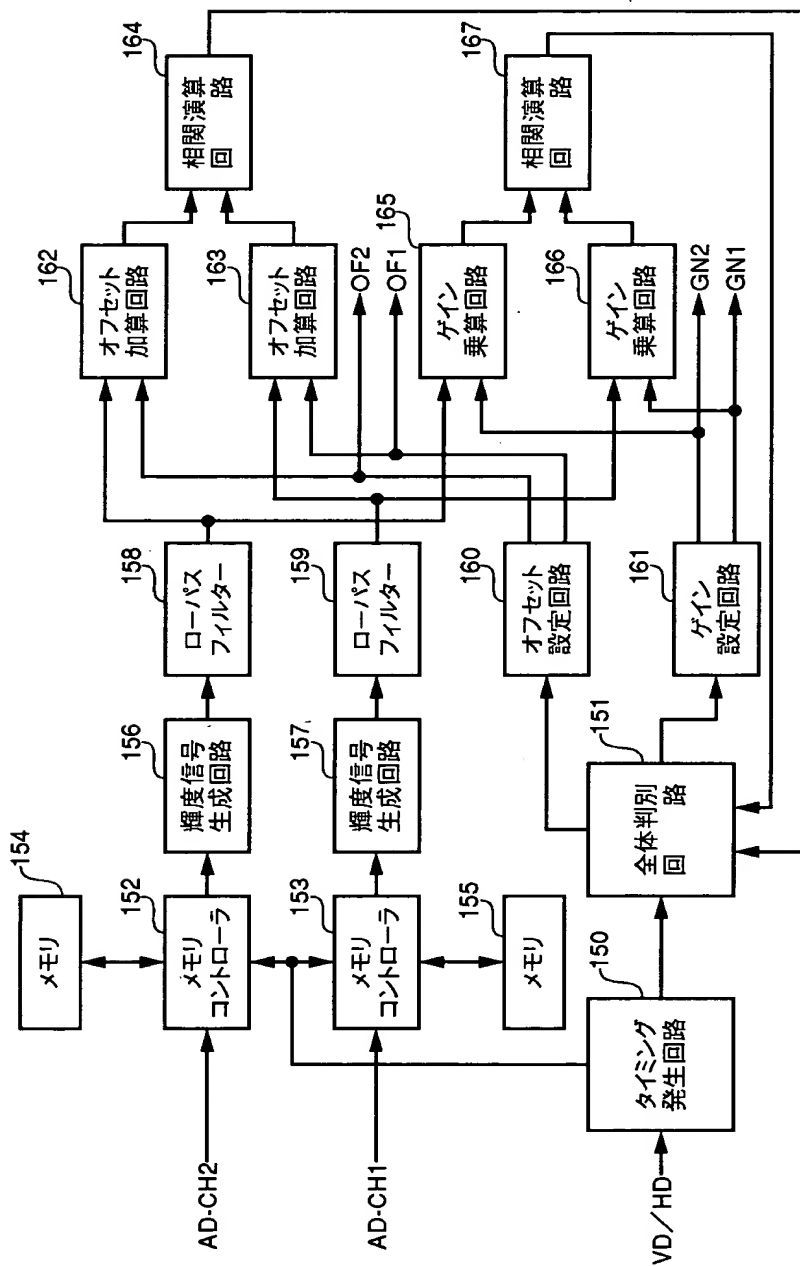
【図 4】



【図 5】

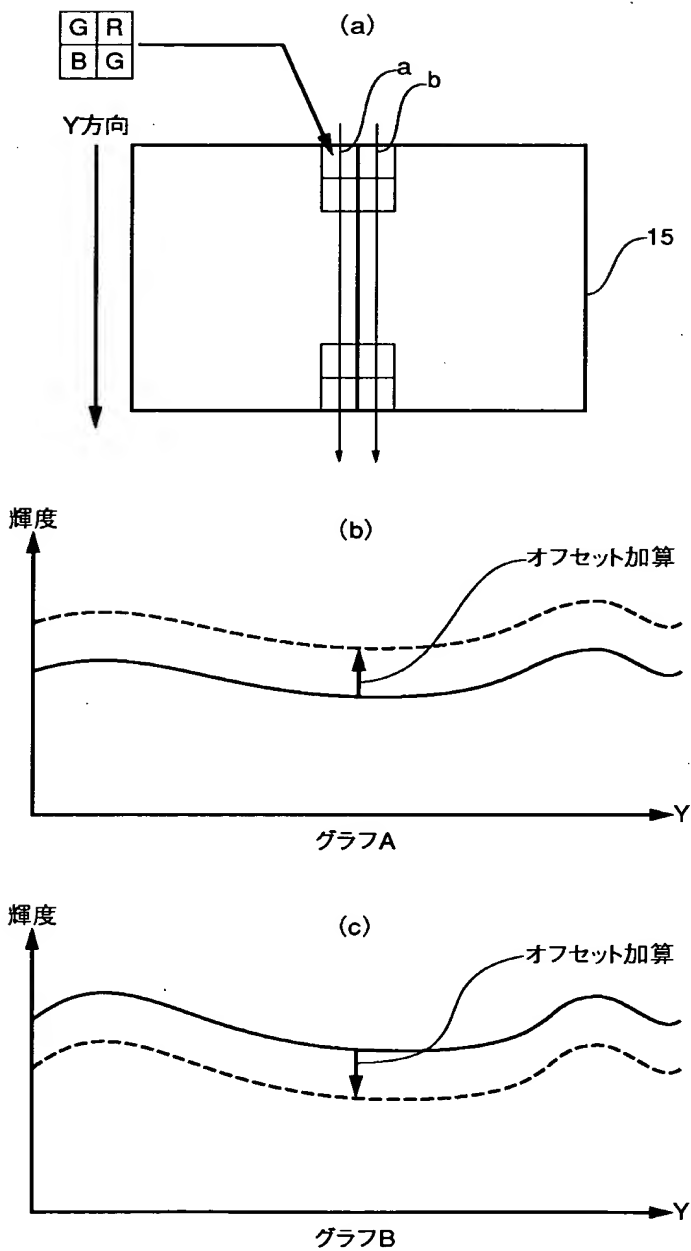


【図6】

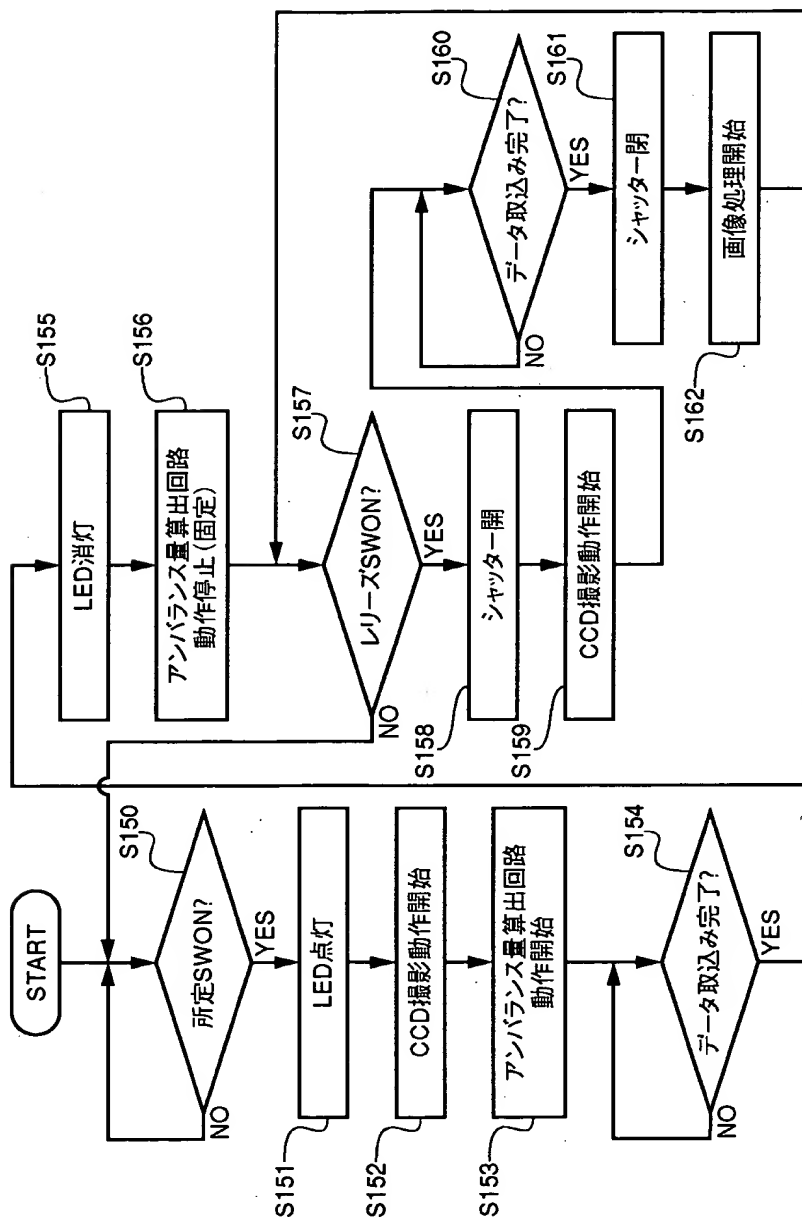


特2000-334899

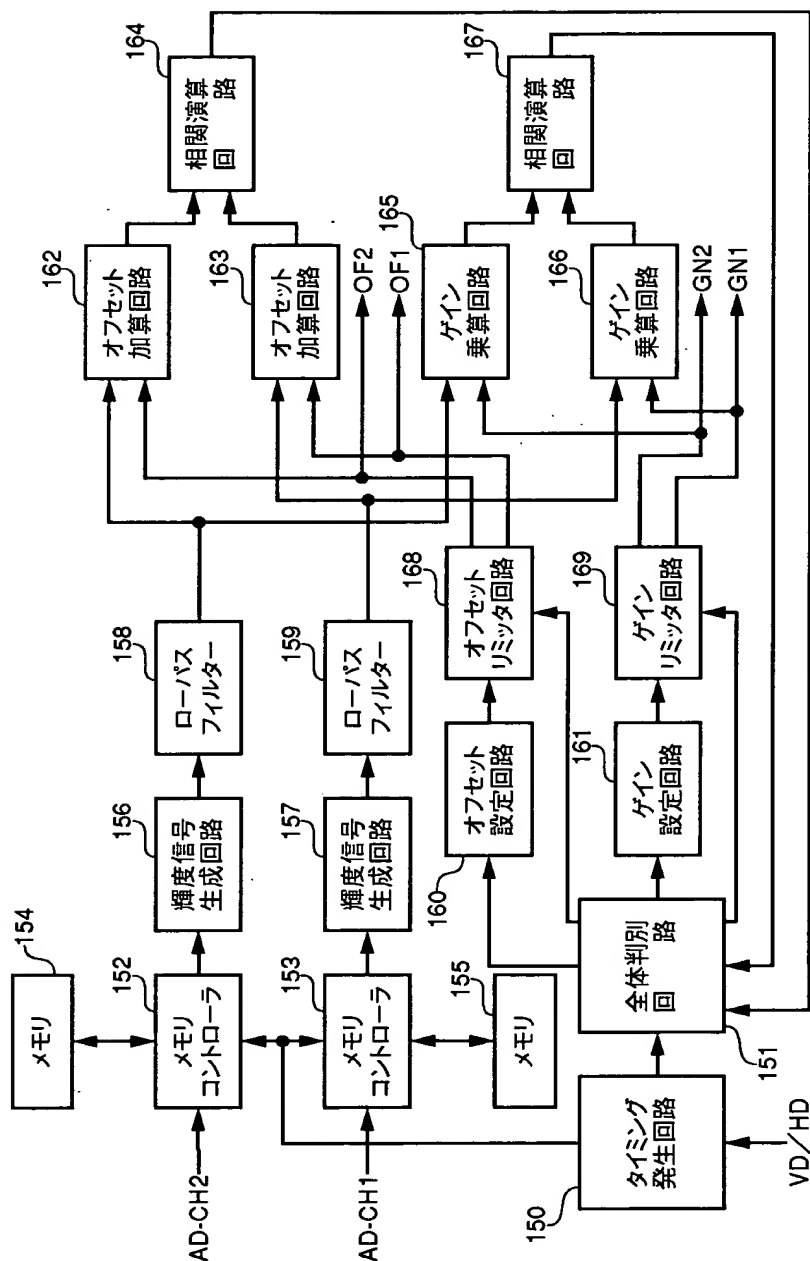
【図7】



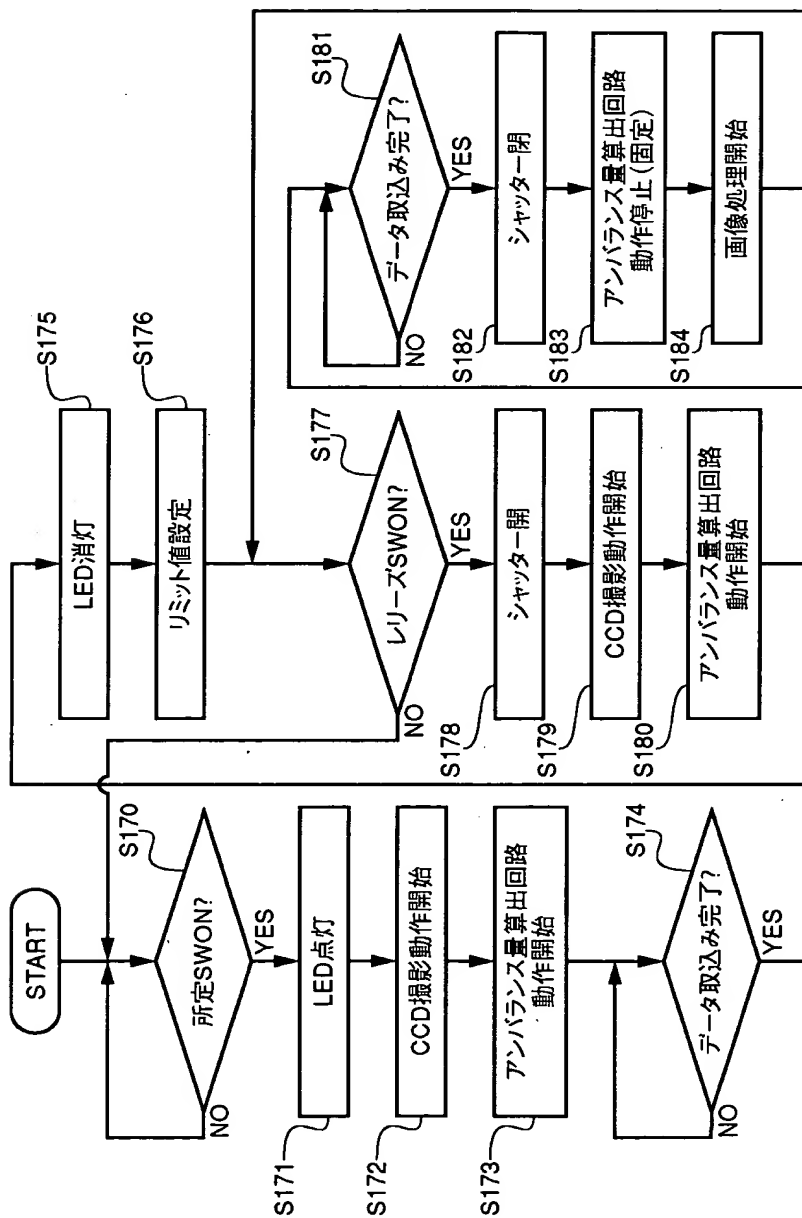
【図 8】



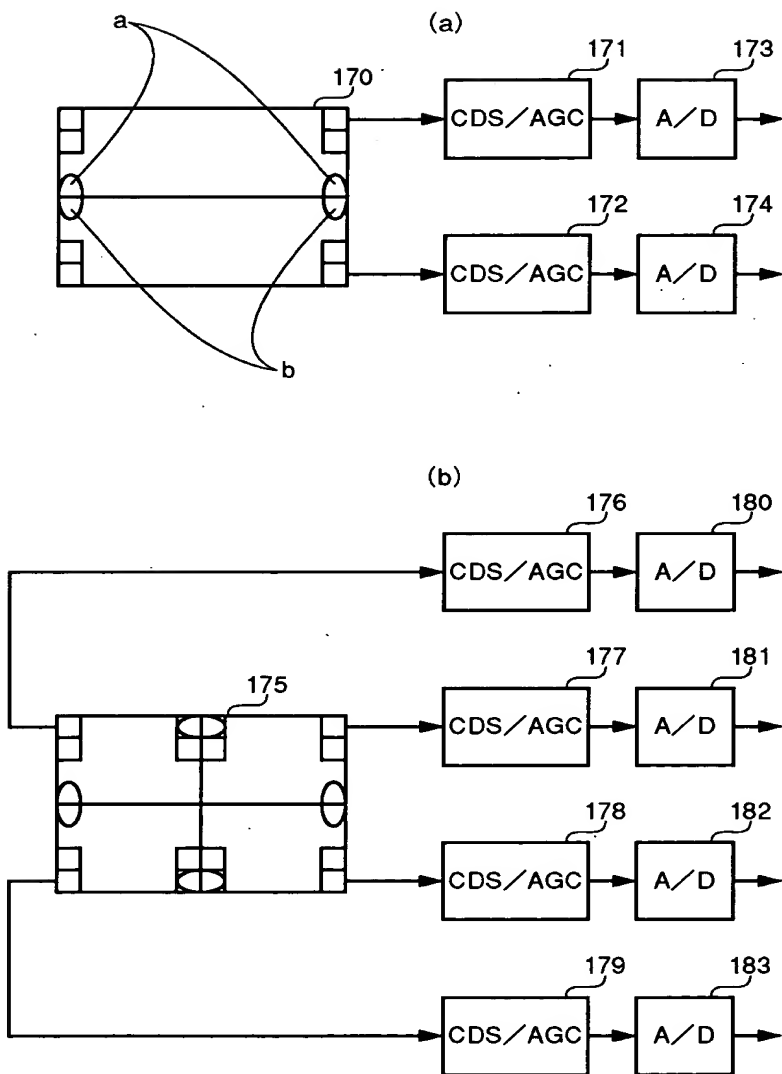
【図 9】



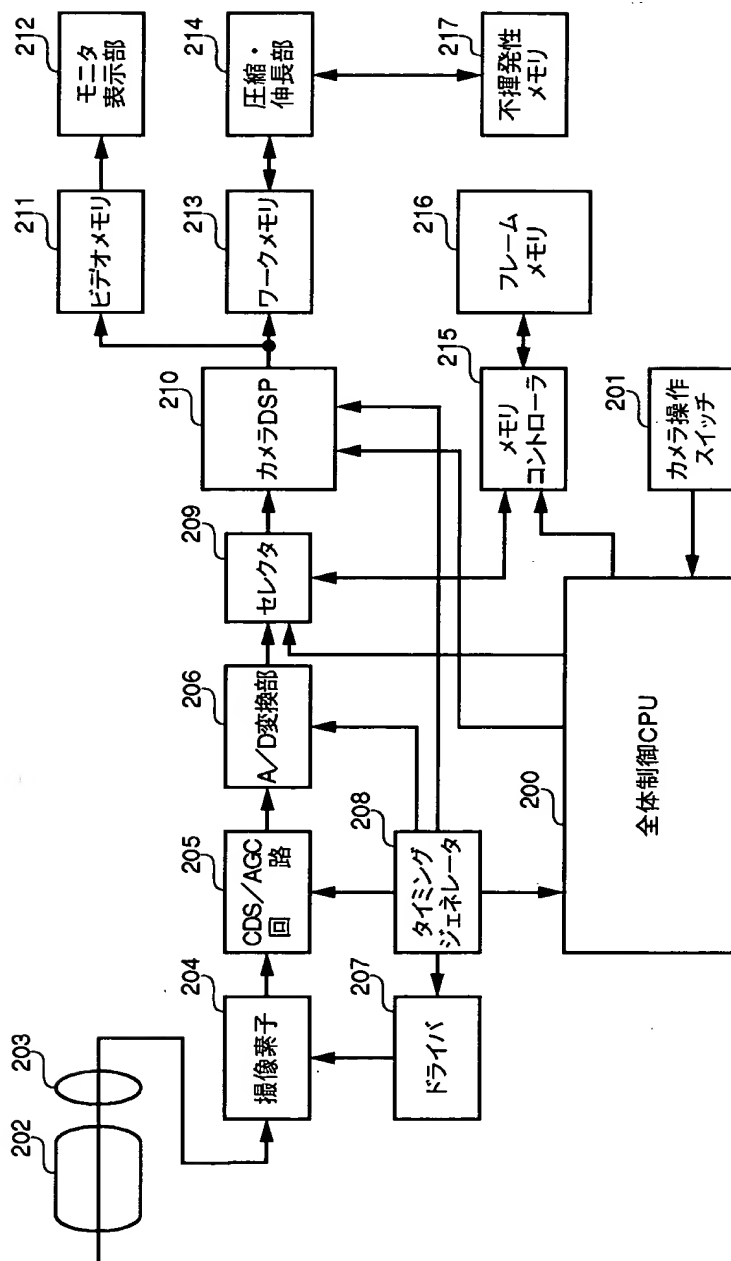
【図10】



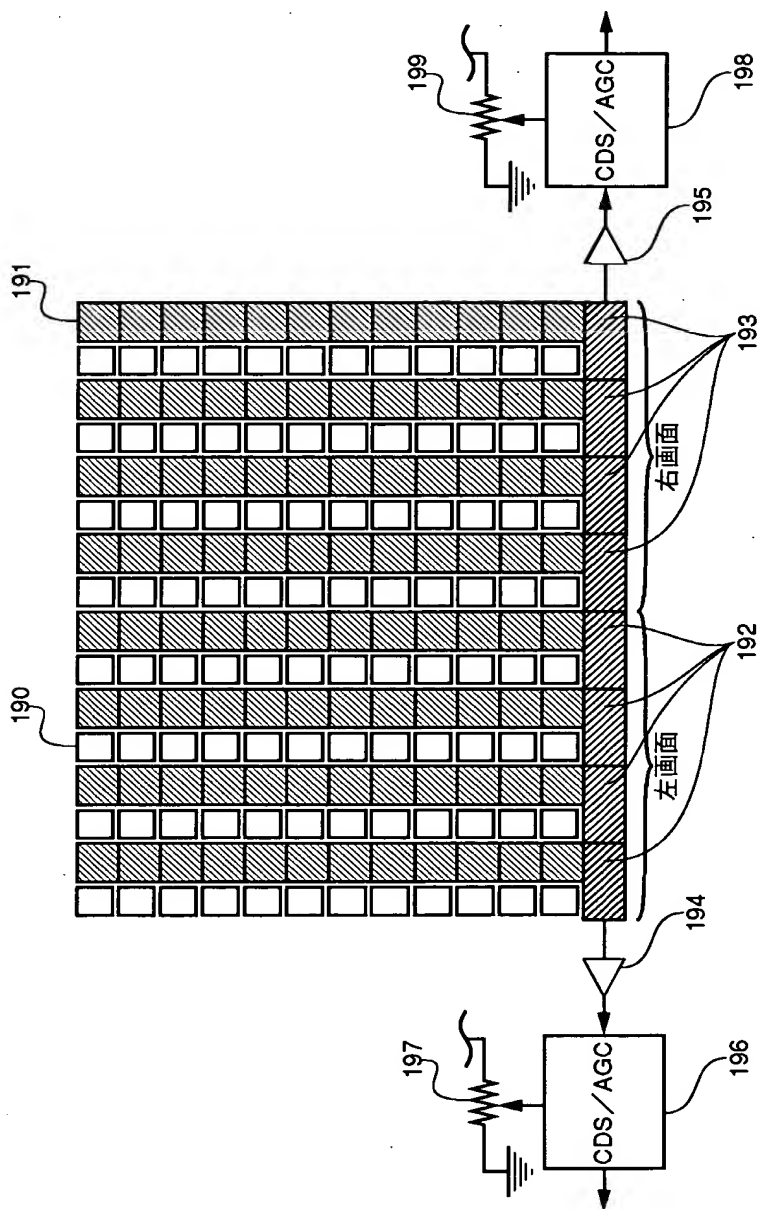
【図 1 1】



【図 1 2】



【図13】



【書類名】 要約書

【要約】

【課題】 撮像装置内撮像領域から出力された電気信号に対して、精度の高い補正を行うこと。

【解決手段】 それぞれが入射光量に対応する電気信号を発生する画素を複数有する、複数に分割された撮像領域と、該複数の撮像領域毎に前記電気信号を出力する複数の出力部とを有する撮像装置（１５）と、前記撮像領域への光路を開放・遮蔽可能なシャッタ装置（１４）と、前記シャッタ装置により光路を遮蔽した状態で前記複数の撮像領域から出力された電気信号に基づいて、前記シャッタ手段により光路を開放した状態で前記複数の撮像領域から得られる電気信号間のレベル差を補正する補正手段（１１０～１１３、１１６）とを有する。

【選択図】 図５

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キヤノン株式会社